ISTITUTO NAZIONALE DI GEOFISICA E VULCANOLOGIA



Corem,

Unità di Controllo di Sistemi non presidiati

G. Scarpato, W. De Cesare, C. Buonocunto

Rapporto Tecnico nº2 - 2005

Indice

Premessa	pag.	2
§1. Controllo di processo	pag.	3
§2. Interfaccia I/O	pag.	4
§3. Interfaccia Software	pag.	7
§4. Conclusioni	pag.	11
Appendice	pag.	12
Bibliografia	pag.	15

Corem, unità di controllo si sistemi non presidiati

Premessa

Il controllo di sistemi remoti non presidiati, basati su server per acquisizione dati, pone in essere una serie di problematiche relative alla gestione dei guasti. Lo scopo del presente rapporto è la descrizione di un dispositivo elettronico, *COREM*, che consente di eseguire operazioni da remoto, utilizzando reti informatiche e realizzato presso l'Osservatorio Vesuviano, sezione di Napoli dell'INGV.

Una delle utilizzazioni possibili del dispositivo *COREM* è quella di sostituire da remoto un hard disk corrotto, minimizzando i tempi di fermo macchina e la perdita dei dati.

Il tempo di fermo sistema e la perdita di dati sarà relativa a due fattori:

- intervallo di tempo dal blocco del sistema di acquisizione all'invio di un allarme
- tempo necessario per il riavvio del computer.

L'operazione di minimizzazione di questi due fattori è resa possibile assemblando il computer con un doppio sistema di hard disk, l'uno immagine raw dell'altro, dei quali il primo, disco HDO, è impostato in condizione master e avviato, mentre il secondo, disco HD1, in standby o in condizione slave, è pronto ad essere attivato. In caso di guasto, è possibile intervenire da remoto, utilizzando una connessione internet, per effettuare uno swap dei dischi, in modo da portare il disco HD1 in condizione master ed il disco HD0 in condizione slave o in modalità standby. In questo modo si ottimizza il funzionamento del sistema e si evitano condizioni di fermo prolungato per guasto.

Il sistema di gestione utilizza un controller programmabile dotato di porta ethernet, per le connessioni con protocollo TCP/IP, ed una interfaccia di potenza con ingressi optoisolati per comandare le linee I/O.

In dettaglio *COREM* è composto da tre sezioni logiche distinte:

- scheda di controllo di processo appositamente programmata
- interfaccia di I/O che connette il controller ai dispositivi da gestire
- interfaccia di gestione software per l'interconnessione.

§1 Controllo di processo

Il controllo di processo è basato su una scheda con processore Rabbit serie 2200, di cui in figura 1 è riportato lo schema a blocchi e in tabella 1 dell'appendice, sono descritte le specifiche tecniche.

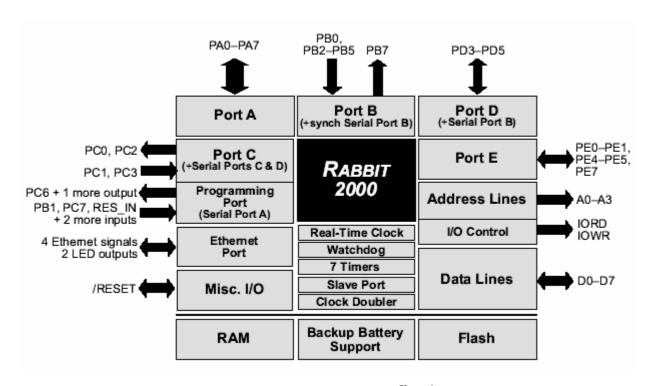


fig. 1

§2 Interfaccia I/O

L'interfaccia è dotata di tre ingressi optoisolati e di cinque uscite per il controllo di potenza. Tali linee sono connesse alle linee di I/O del controller. Le linee di input sono inviate al controllo di processo, utilizzando degli opto isolatori 4N35. Tali linee sono utilizzate per fornire lo stato del computer sotto controllo monitorando i seguenti segnali:

- INA linea di riserva per future espansioni;
- INB connessa a +5V prelevata dal connettore di servizio dell'hard disk. La presenza di 5V ci informa che il PC è acceso. Tale informazione è utilizzata per eseguire le sequenze di accensione e spegnimento;
- INC connessa +5V SB prelevata dal connettore principale dell'alimentazione del PC (fig.3). E' la tensione di stand-by, la sua presenza ci informa che il PC è connesso alla rete elettrica, anche se non è acceso.

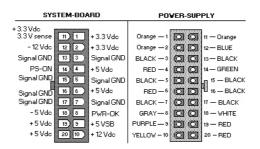
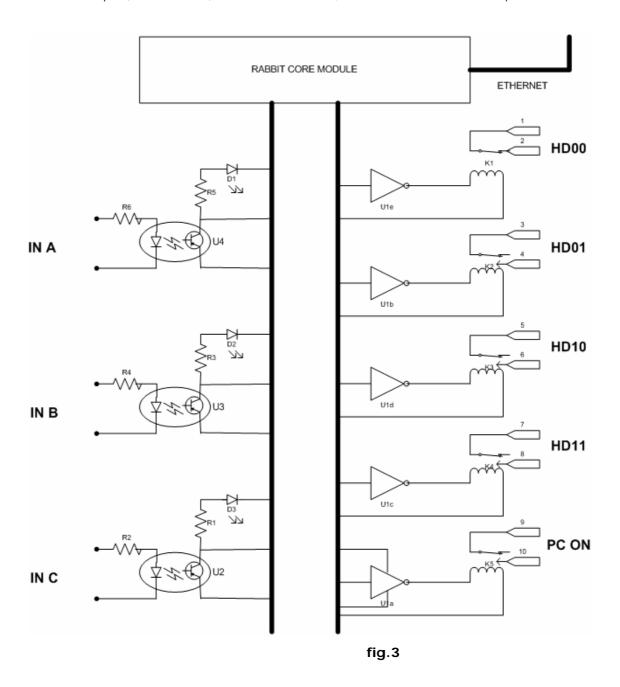


fig. 2

Le linee di output sono inviate ad un driver multiplo di potenza ULN2003 che ha la funzione di pilotare i relé. Le uscite di controllo hanno le seguenti funzioni:

- HDO connette il disco 0 in posizione master o slave;
- HD1 connette il disco 1 in posizione master o slave;
- AUX1 attiva un tasto RESET (non ancora implementato);
- AUX1, disponibile per operazioni di futura progettazione;
- PC ON esegue accensione e spegnimento shutdown del PC. Connessa in parallelo al pulsante ON del PC;



In tabella 1 è riportato l'elenco dei componenti utilizzati per la realizzazione dell'interfaccia di I/O.

R1, R2, R3	1K O
D1-D3	Led rossi 3 mm
K1-K5	Rele' 5V 1 scambio
R4, R5, R6	470 O
U1	ULN2003A
U2-U5	4N35

Tab.1

In fugura 4 e 5 sono, invece, riportati il piano di montaggio e il circuito stampato dell'interfaccia di I/O, rispettivamente.

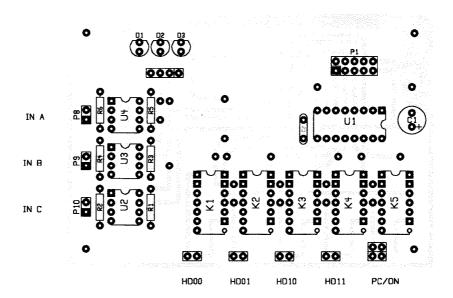


fig.4

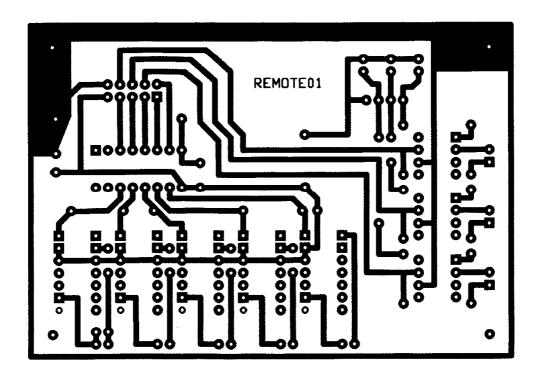


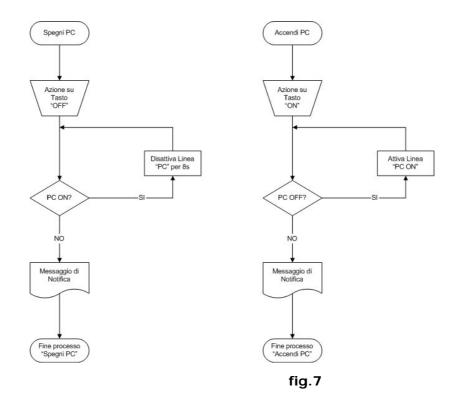
fig.5

§3 Interfaccia Software

Il programma, eseguito dal microcontrollore, si divide in due parti. La prima si occupa di inizializzare tutte le linee di I/O, i parametri necessari alla corretta configurazione dell'interfaccia ethernet e avviare il server, che resterà in attesa su una determinata tcp-socket per eventuali connessioni remote. In fig.5 sono illustrate le righe di codice necessarie per l'inizializzazione della socket su cui *COREM* accetterà le connessioni.

fig.6

La seconda parte si occupa della gestione delle richieste client. Di seguito vengono illustrati gli algoritmi eseguiti dal *COREM*, affinché le richieste da parte di un utente vengano eseguite. In fig.6 sono illustrate le sequenze di operazioni che il microcontrollore compie per accendere o spegnere un PC.



L'operazione di spegnimento PC consiste nell'attivazione di una linea di *output* del controller fino all'istante in cui una linea di *input* non commuta dallo stato alto a quello basso.

In particolare, la sequenza di spegnimento PC avviene nel seguente ordine temporale:

- Verifica presenza di +5V (condizione di acceso);
- Verifica presenza di +5V SB (condizione di connessione alla rete elettrica);
- Attivazione della linea PC ON finché risulta disattiva INB.

L'operazione di accensione, in maniera complementare rispetto al caso precedente, consiste nelle seguenti operazioni:

- Verifica assenza di +5V (condizione di spento);
- Verifica presenza di +5V SB (condizione di connessione alla rete elettrica);
- Attivazione della linea PC ON finché risulta attiva INB.

In fig.7 è illustrato l'algoritmo eseguito dal controller per effettuare un operazione di swap di due hard disk.

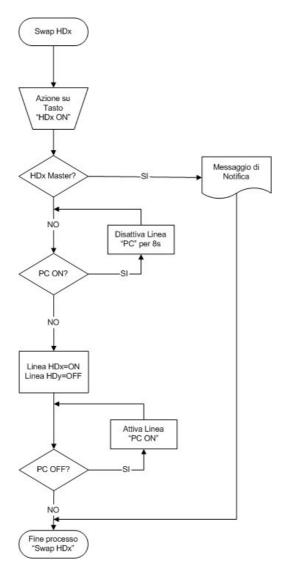


fig.8

Ipotizzando di avere un primo HDx in condizione master ed un secondo HDy in condizione slave, di seguito sono descritte le operazioni di swap degli HD, invertendo la condizione dei dischi sul bus IDE:

- Verifica condizione di acceso;
- Esegue sequenza di spegnimento;
- Attiva linea HDx;
- Disattiva linea HDy;

• Esegue sequenza di accensione.

Per consentire la gestione da remoto del *COREM* è stata realizzata un'interfaccia *user-friendly*, in modo da rendere disponibili tutte le funzionalità del *COREM* a portata di click.

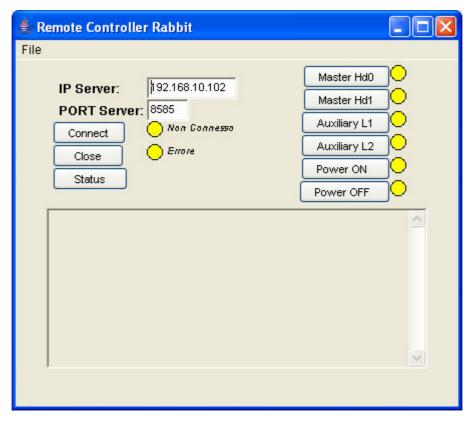


fig.9

L'interfaccia è stata realizzata in java, per far sì che tale applicazione fosse indipendente dalla piattaforma su cui deve girare. Infatti, essendo java un linguaggio interpretato, basta che su un qualunque sistema operativo sia installata una *virtual machine* per consentire il corretto funzionamento dell'applicazione che implementa tale interfaccia.

§4 Conclusioni

In definitiva, il *COREM* è stato utilizzato per ridurre al minimo i tempi di guasto di server per l'acquisizione dati della rete sismica di Stromboli. Tali server sono installati in ambienti poco raffreddati e molto polverosi, condizioni poco accettabili per sistemi in funzione 24 ore su 24. Infatti, per tali sistemi ci si è imbattuti spesso in problemi di fermo per guasto degli hard-disk, su cui è installato il software di acquisizione dati e storage di primo livello. Per ottimizzare, dunque, la *disponibilità* del sistema si è pensato di adottare un dispositivo che consentisse di poter intervenire, da una qualunque postazione con accesso ad Internet, al ripristino del corretto funzionamento del server di acquisizione.

La disponibilità è intesa come il rapporto tra il tempo medio tra guasti (MTBF, Mean Time Between Failures) ed il tempo totale dato dalla somma di MTBF ed il tempo medio necessario a riparare un guasto (MTTR, Mean Time To Repair):

D = MTBF/(MTBF + MTTR)

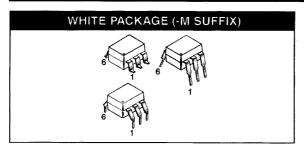
Per cui, adottando un dispositivo come *COREM*, si cerca di mantenere la grandezza D elevata per il sottosistema A, garantendone la continuità di funzionamento in caso di eventuali guasti, che potrebbero coincidere con il danneggiamento degli hard disk su cui risiede il sistema operativo.

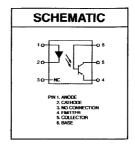
Appendice

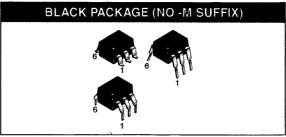


GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLERS

4N25 4N26 4N27 4N28 4N35 4N36 4N37 H11A1 H11A2 H11A3 H11A4 H11A5







DESCRIPTION

The general purpose optocouplers consist of a gallium arsenide infrared emitting diode driving a silicon phototransistor in a 6-pin dual in-line package.

FEATURES

- Also available in white package by specifying -M suffix, eg. 4N25-M
- UL recognized (File # E90700)
- VDE recognized (File # 94766)
 - Add option V for white package (e.g., 4N25V-M)
 - Add option 300 for black package (e.g., 4N25.300)

APPLICATIONS

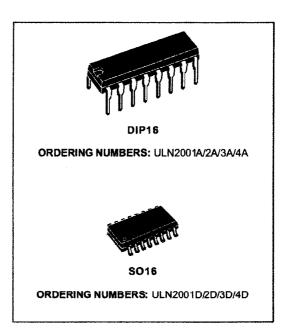
- Power supply regulators
- Digital logic inputs
- Microprocessor inputs



ULN2001A-ULN2002A ULN2003A-ULN2004A

SEVEN DARLINGTON ARRAYS

- **SEVEN DARLINGTONS PER PACKAGE**
- OUTPUT CURRENT 500mA PER DRIVER (600mA PEAK)
- **OUTPUT VOLTAGE 50V**
- INTEGRATED SUPPRESSION DIODES FOR INDUCTIVE LOADS
- OUTPUTS CAN BE PARALLELED FOR HIGHER CURRENT
- TTL/CMOS/PMOS/DTL COMPATIBLE INPUTS
- INPUTS PINNED OPPOSITE OUTPUTS TO SIMPLIFY LAYOUT



DESCRIPTION

The ULN2001A, ULN2002A, ULN2003 and ULN2004A are high voltage, high current darlington arrays each containing seven open collector darlington pairs with common emitters. Each channel rated at 500mA and can withstand peak currents of 600mA. Suppression diodes are included for inductive load driving and the inputs are pinned opposite the outputs to simplify board layout.

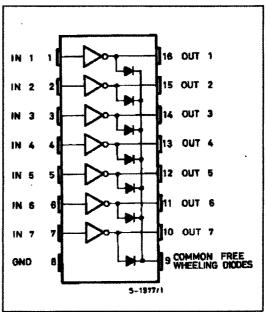
The four versions interface to all common logic families:

ULN2001A	General Purpose, DTL, TTL, PMOS, CMOS
ULN2002A	14-25V PMOS
ULN2003A	5V TTL, CMOS
ULN2004A	6-15V CMOS, PMOS

These versatile devices are useful for driving a wide range of loads including solenoids, relays DC motors, LED displays filament lamps, thermal printheads and high power buffers.

The ULN2001A/2002A/2003Aand 2004A are supplied in 16 pin plastic DIP packages with a copper leadframe to reduce thermal resistance. They are available also in small outline package (SO-16) as ULN2001D/2002D/2003D/2004D.

PIN CONNECTION



September 1998

- Small size: 1.60" × 2.30" × 0.86"
- Microprocessor: Rabbit 2000 running at 22.1 MHz
- 26 parallel I/O lines: 16 configurable for input or output, 7 fixed inputs, 3 fixed outputs
- 8 data lines (D0-D7)
- 4 address lines (A0-A3)
- · Memory I/O read, write
- · External reset input
- Five 8-bit timers (cascadable in pairs) and two 10-bit timers
- 256K-512K flash memory, 128K-512K SRAM
- Real-time clock
- · Watchdog supervisor
- Provision for customer-supplied backup battery via connections on header
- 10Base-T RJ-45 Ethernet port
- Raw Ethernet and two associated LED control signals available on 26-pin header
- Three CMOS-compatible serial ports: maximum asynchronous baud rate of 691,200 bps,

maximum synchronous baud rate of 5,529,600 bps. One port is configurable as a

clocked port.

• Six additional I/O lines are located on the programming port, can be used as I/O lines

when the programming port is not being used for programming or in-circuit debugging

—one synchronous serial port can also be used as two general CMOS inputs and

one general CMOS output, and there are two additional inputs and one additional output.

Bibliografia

http://www.areasx.com/

http://www.zworld.com/products/rcm2200/docs.shtml

http://java.sun.com/

http://www.st.com/stonline/

http://www.fairchildsemi.com/